

(주)아나패스 신입 사원 모집(전문연구요원 지원 가능)

아나패스는 2002 년말 아날로그 및 디지털 회로 설계기술을 기반으로 설립한 팹리스(fabless) 반도체 설계기업으로 2010 년 11 월 코스닥에 상장하였습니다

당사는 주로 LCD TV, 스마트 TV 와 같은 디스플레이 제품과 태블릿, 스마트폰과 같은 핸드셋 단말기에 들어가는 반도체 칩 제품을 설계, 제작하고 있으며, 동 산업 내에서 기술 표준을 선도하는 등 탁월한 기술역량을 보유하고 있는 High-tech 기업입니다.

당사는 4 차 산업혁명을 이끌어갈 핵심기술로 초고속, 초연결, 초저지연이 가능한 5G 를 주목하고 있습니다. 당사의 차별화된 기술력은 모바일 OLED 디스플레이 분야에서도 빛을 발할 것으로 기대하고 있습니다. OLED 디스플레이의 장점을 극대화하면서도 패널 제조원가 절감과 베젤리스(bezel-less) 디자인에도 유리한 특별한 기술을 가지고 있기 때문입니다.

현재 삼성전자, LG 전자, 소니 등 국내외 유명 디스플레이업체, TV 셋트업체 및 핸드셋 제조업체 등에 반도체 칩 제품과 핵심 기술을 공급하고 있으며, 우수한 인력, 유연하고 창의적인 조직문화, 건실한 재무구조를 가지고 있습니다.

4 차 산업혁명과 5G 시대를 맞이하여 혁신적인 기술력과 최고의 제품을 통해 본사와 함께 성장해 나갈 재원을 모집하오니, 많은 관심과 지원 부탁드립니다.

[기업 개요]

- 업종 : 반도체 설계
- 상장여부 : 코스닥 상장 (2010 년 11 월)
- 임직원수 : 약 130 명
- 위치 : 서울 구로 디지털 단지 내

[모집부문 및 자격요건]

| 모집직무 | SoC 설계 연구원 | Analog 설계 연구원 |
|---------|---|--|
| 자격요건 | 전자공학 전공자 학사 혹은 석사 졸업자 (예정자 포함) | 전자공학 관련 전공자 석사/박사 졸업자 (예정자 포함) |
| 우대사항 | 1) Microprocessor, BUS, Peripheral 등으로 이루어진 Digital System 의 architecture 를 Design 할 수 있는 능력 보유자 2) Low power 설계에 대한 Knowhow 보유자 3) Microprocessor 에 대한 깊은 지식 보유자 | 1) Amplifier, ADC, DAC, Bandgap 회로, LDO, charge pump, source, gamma block 설계 등 프로젝트 유경험자 2) PLL, DLL, SSCG 등의 Timing Circuit 설계 가능자 (LC PLL 설계 경험자 우대) 3) DCDC Converter 관련 설계 경력자 |
| 관련 tool | 1) Coding : Verilog, VHDL 2) Simulator : Ncsim, Verilog-XL, Model Sim 3) Synthesis : Design, HDL, DFR Compiler 4) DFT & Lint : Tetra-max, Spy-Glass 5) STA : Prime-time, Time Craft 6) FPGA : Synplicity, Xilinx & Altera 용 FPGA Compiler 7) Others : Verdi, VC++ | 1) Custom Design Layout CAD tool : Opus, Hspice, Hsim 2) Top-Down Design tool : Verilog, Virtuoso 3) Others : Cadence, Calibre 등 |

[지원 안내]

- 전형절차 : 서류 -> 면접전형 (1 차) -> 면접 (2 차, 생략 될 수 있음)
- 접수방법 : 당사 홈페이지 이력서 접수 (홈페이지 상 이력서 양식 다운로드 후 파일첨부)
- 제출서류 : 이력서, 자기소개서 각 1 부
- 인 사 팀 : 02-6922-7326, recruiting@anapass.com
- 제출기한 : 2021 년 5 월 17 일 ~ 2021 년 6 월 30 일
- 선착순 수시면접으로 사전 마감일 될 수 있습니다.
- 근무조건 : 주 5 일 근무제
- 급 여 : 당사 내규에 따름
- 복리후생 : 식대, 교통비, 경조금/휴가, 대체휴가제도, 단체상해보험, 주차비, 장기근속포상 등